

# SIMULAZIONE DI CIRCUITI E SISTEMI ELETTRONICI

PROVA IN ITINERE – A.A. 2004-2005

COGNOME	NOME

Anno di corso:       1tr.    2tr.    3tr.    1sp.    2sp.    Esame in anticipo sulla specialistica.

Indirizzo:           Elettr.    Telec.    Inform.    Autom.    Altro: \_\_\_\_\_

## **Esercizio 1.**

Cosa si intende per “limiti di validità” di un modello di simulazione?

## **Esercizio 2.**

Qual è l'utilizzo di un modello a piccolo segnale?

## **Esercizio 3.**

Quali sono gli indici di bontà di un modello di simulazione?

## **Esercizio 4.**

Illustrare le strategie di simulazione digitale inquadrando nel contesto di un ciclo di progettazione e metterne in risalto le caratteristiche principali relativamente al campo di utilizzo e alle caratteristiche che si possono rilevare attraverso essi.

## **Esercizio 5.**

Sia dato il circuito di figura.

Siano i tempi di ritardo intrinseci delle porte pari a 1 ns,

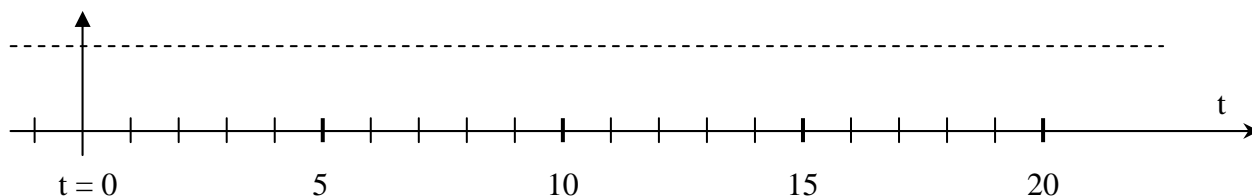
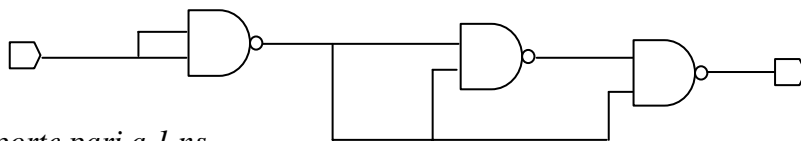
e i coefficienti di dipendenza del tempo di ritardo dalla

capacità di uscita pari a 0.1 ns/fF per ogni tipologia di transizione. La capacità di ingresso di ogni porta logica della tecnologia utilizzata sia di 20 fF e il fan-out del circuito sia 2.

Si trascurino le capacità delle linee e si consideri il modello lineare di ritardo.

Sul terminale di ingresso si verifica una transizione da 1 a 0 all'istante  $t = 0$  ns.

Disegnare l'andamento del segnale di uscita fino a  $t = 20$  ns fornito da un simulatore event-driven.



Orario di consegna	Es. 1 4/30	Es. 2 4/30	Es. 3 6/30	Es. 4 10/30	Es. 5 8/30	Voto finale